



IGZO-TFT に続く、薄膜トランジスタ技術の革新機軸の提案 —低環境負荷 p チャンネル TFT の高性能化・低コスト化を実現—

【要点】

- 「一長一短」の物質同士の長所を活かすアイデアで、TFT 特性を大きく改善
- 有害元素フリーのハロゲン化物の溶液から高性能 p チャンネル TFT を実現
- 従来の IGZO-TFT と組み合わせた高性能 CMOS として機能することを実証

【概要】

東京工業大学 元素戦略研究センターの金正煥 (Junghwan Kim、キム・ジョンファン) 助教、細野秀雄栄誉教授らは、溶液の塗布法を用いた高性能 p チャンネル薄膜トランジスタ (TFT) の開発に成功した。

ディスプレイなどに用いられる TFT において近年もっとも注目されているのが、n 型半導体として機能するアモルファス酸化物半導体 InGaZnO (IGZO) であり、既に高精細液晶ディスプレイや有機 EL テレビなどで広く実用化されている。さらに、昨今では論理回路などに必要となる CMOS (用語 1) の応用にも期待がかかるが、そのためには n 型半導体と対をなす p 型半導体の機能向上が必要不可欠である。

今回の研究では、ペロブスカイト型ハロゲン化物の優れた輸送特性に着目し、2 次元ペロブスカイトの PEA_2SnI_4 と、3 次元ペロブスカイトの FASnI_3 という二つの物質の両方の長所を発現させる微細構造をデザインした。両者は「移動度とキャリア制御性 (用語 2)」において相反する特性を示し、小さい電界移動度もしくはスイッチオフが出来ないといった問題点を抱えているが、今回開発した方法では両者の利点を生かし、欠点を補い合うことに成功した。結果的に、従来の酸化物 TFT に匹敵する移動度 $25 \text{ cm}^2/\text{Vs}$ の p チャンネル TFT を実現させた。さらに、IGZO TFT と組み合わせることで非常に優れた CMOS として機能することが確認できた。また、今回開発した p 型半導体材料は鉛などの有害物質を含まないため、環境負荷や人体への健康影響が小さいことも特徴である。

本研究成果はドイツ科学誌「*Advanced Science*」に 2021 年 12 月 22 日付で公開された。

●研究の背景

電気自動車・ウェアラブルデバイス・プリンタブルデバイスなどの開発や普及が進み、あらゆるものがコンピュータを内蔵し、インターネットにつながる時代を迎えようとしている。その中で欠かすことができないのが、コンピュータの駆動や計算を担う集積回路の高性能化である。集積回路の機能を担う CMOS と呼ばれる半導体素子は、n チャンネルおよび p チャンネルトランジスタを組み合わせることによってつくられる。これら n および p チャンネルトランジスタは n 型および p 型半導体材料などで構成され、各半導体物質の機能性や製造・加工コスト、安全性や安定性が、CMOS をはじめとする半導体素子の機能や価格を大きく左右する。

n 型半導体においては、2004 年のアモルファス酸化物 InGaZnO (IGZO) を用いた薄膜トランジスタ (TFT) の開発が、技術発展の重要な転換点となった。IGZO-TFT は従来のシリコン系 TFT に比べて、コンピュータの処理速度等に関わるキャリア移動度が 10 倍以上高く ($10\sim 15\text{ cm}^2/\text{Vs}$)、しかも均質で大面積な薄膜を低温で容易に作製できるという優位性を持つため (参考文献 1)、現在は有機 EL ディスプレイや高精細ディスプレイなどに実用化されている。

一方で、p 型半導体に関しても新規材料の模索が進められてきたが、未だ画期的な進展には至っていない状況にある。そこで本研究では視点を変えて、まったく新しい物質を見出すのではなく、既存の物質同士をうまく組み合わせることで優れた半導体特性を実現することを試みた。

●研究の成果

【物質・材料の設計コンセプト】

半導体として求められる特性にはいくつかあるが、基本的かつ重要なものとして「キャリア制御性 (現実的な閾値電圧 (用語 3) で電流がオン/オフできること)」と「キャリア移動度 (オンにした際の電流の流れやすさ)」が挙げられる。この二つにおいて高い性能を併せ持つ p 型半導体物質の探索は難航していた。

本研究で着目したのは金属ハロゲン化物 (ヨウ化物) 半導体であり、非常に大きいイオン半径をもつヨウ素の存在が優れた p 型半導体特性をもたらすことが過去の研究で示されている (参考文献 2)。さらにこれらの半導体の溶液を塗布するだけで薄膜作製が可能であることから、低温かつ安価なプロセスでの TFT 作製への応用が期待できる物質である。中でも今回採用したのは、 PEA_2SnI_4 (フェニチルアンモニウムイオン・スズ・ヨウ素からなる 2 次元構造化合物) および FASnI_3 (ホルムアミジウムイオン・スズ・ヨウ素からなる 3 次元構造化合物) の二つであり、いずれもペロブスカイト型の結晶構造を持つ。

それぞれの物質の特性としては、 PEA_2SnI_4 は良好なキャリア制御性を有するが、電気抵抗が高くキャリア移動度が低いことが難点となっている (図 1 ア)。一方で

FASnI₃は高いキャリア移動度を持つが、キャリア濃度の制御が難しく、常に電流オンの状態になってしまうことが半導体材料としての活用を妨げている(図1イ)。本研究では、この二つの物質を混在することで微細構造を制御することで、それぞれの利点は生かしつつ、欠点を補い合うことができるのではないかと考えた。

材料設計のコンセプトとして、図1ウに示すような、キャリアが3次元相と2次元相の両方を通過して電流が流れる構造(コア-シェル構造)をつくる必要があると仮説立てた。もしキャリア移動度が高い3次元相同士が隣接してしまうと(図1エ)、図1イと同様に常時電流オン状態になってしまうため、3次元相が2次元相によって完全に隔離されているような図1ウの構造になるよう、実際に薄膜作製の条件検討を行なった。

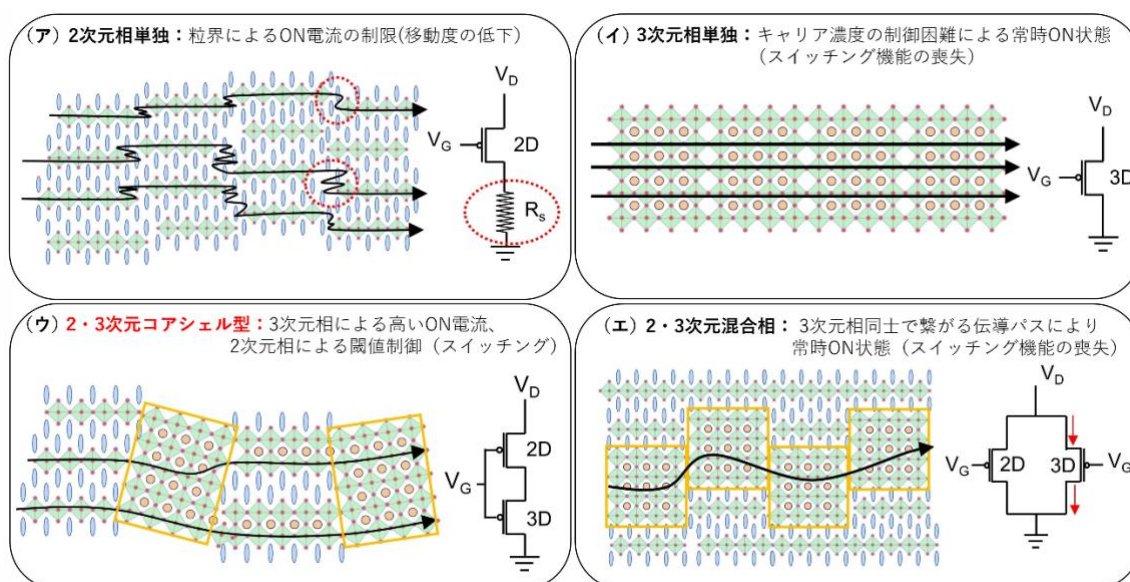


図1. (ア、イ)2次元および3次元ペロブスカイト TFT が抱えている現状の問題点

(ウ)提案される2・3次元コア-シェル型複合相から成る TFT

(エ)2・3次元相の混合層から成る TFT

【薄膜の調製】

PEA₂SnI₄およびFASnI₃を含む溶液を塗布したのちに、加熱・真空処理を行うことで薄膜を作製した。この時、PEA₂SnI₄とFASnI₃の比率や、添加物の有無や量が、生成する薄膜にどのように影響するか検討した。

結果的に、2次元相(PEA₂SnI₄)と3次元相(FASnI₃)を1:6の比で混ぜた溶液に微量(2 mol%)のフッ化スズ(SnF₂)を添加することでコア-シェル構造が得られることが明らかとなった(図2ア)。得られたTFT特性からはコア-シェル構造の優位性が明確であり、図2イに示したように約5V付近の閾値電圧でスイッチングしていることがわかる。一方、SnF₂添加剤を用いずに作製されたTFTは

約 90 V の非常に高い閾値電圧を示し、これは非現実的な値である (図 2 ウ)。これは図 1 エに示したように、3 次元相 (FASnI₃) のみで繋がったパスによって得られた結果だと考えられる。

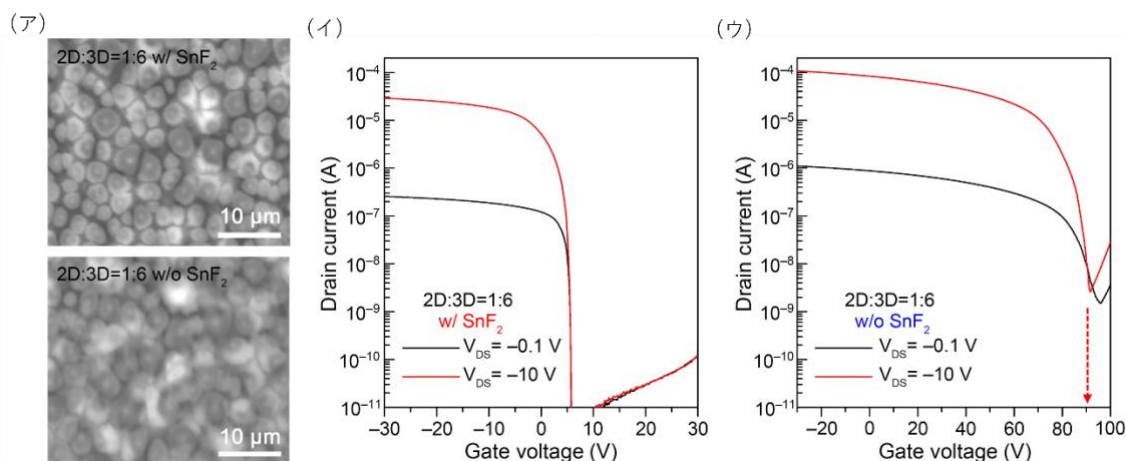


図 2. 薄膜作製時の SnF₂ 添加剤依存性

(ア)2・3 次元ペロブスカイト薄膜構造比較 (イ、ウ)TFT 特性の比較

【n チャンネル・p チャンネル TFT を用いた CMOS の作製と評価】

図 3 は従来の n チャンネル IGZO-TFT と新たに開発された p チャンネル 2・3 次元ペロブスカイト TFT を組み合わせた CMOS インバータの特性を示している。最終的に 2 次元相 (PEA₂SnI₄) と 3 次元相 (FASnI₃) の比を 1 : 9 にすることで 25 cm²/Vs と非常に高い電界効果移動度が得られた。これは従来の IGZO TFT と同等な値であることがわかる (図 3 ア)。作製された CMOS インバータからは約 180 V/V (V_{DD}=20 V) の非常に高いゲインが得られた (図 3 イ)。これはこれまでに報告された IGZO TFT を用いた CMOS の中では非常に高い値である。

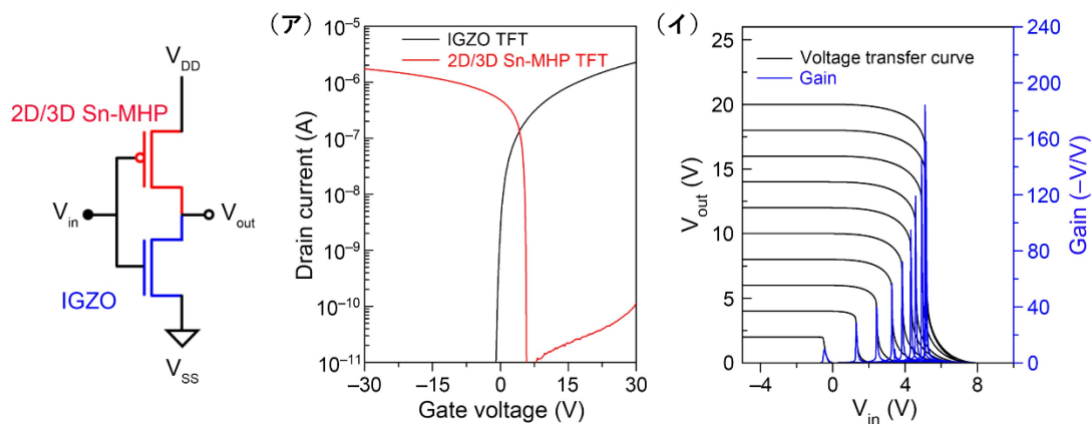


図 3. (ア)IGZO TFT と 2・3 次元ペロブスカイト TFT の伝達特性

(イ)CMOS インバータの電圧伝達特性

●今後の展開

本研究では、溶液を使って低温で作製可能な高性能 p チャンネル TFT を実現する新たな手法を提唱した。今回の成果は、次世代エレクトロニクスに向けて溶液法を用いることの優位性と今後の方向性が明確にされたと考えられる。これまで、溶液法から作製された薄膜および電子デバイスは真空プロセスより性能がかなり劣るという点がよく指摘されてきた。しかし、今回の研究で実証された複合相およびコア-シェル型構造薄膜を、従来の真空プロセスを用いて作製することは非常に難しい。溶液法ならではの新たな方向性が見出されたといえる。さらに、従来の n チャンネル酸化物 TFT と組み合わせた高性能 CMOS の実証はウェアラブルやフレキシブルエレクトロニクスの社会実装に繋がるものと期待される。

一方、実用に向けて、ペロブスカイト型ハロゲン化物特有の大気中でも安定性の問題がまだ残っており、迅速な産学連携が必要だと考えられる。

【付記】

本成果は、以下の事業・研究課題によって得られた。

文部科学省 元素戦略プロジェクト<拠点形成型>

研究課題名：「東工大元素戦略拠点」

代表研究者：東京工業大学 元素戦略研究センター センター長 細野秀雄

PM：元素戦略研究センター 雲見日出也 特任教授

研究実施場所：東京工業大学

研究開発期間：平成 25 年 7 月～令和 4 年 3 月

科学技術振興機構（JST）戦略的創造研究推進事業 さきがけ

研究領域：「物質探索空間の拡大による未来材料の創製」

（研究総括：陰山 洋 京都大学 教授）

研究課題名：ヨウ素アニオンの性質を生かした新機能の開拓

代表研究者：Kim Junghwan

研究実施場所：東京工業大学

研究開発期間：令和 3 年 10 月～令和 7 年 3 月

【参考文献】

[1] K Nomura, H Ohta, A Takagi, T Kamiya, M Hirano, H Hosono, *Nature* 432 (2004) 488-492.

[2] T. Jun, J. Kim, M. Sasase, H. Hosono, *Advanced Materials* 30 (2018) 1706573.

【用語説明】

- (1) **CMOS (Complementary Metal Oxide Semiconductor)** : 論理回路を構成するために必要な素子。P チャンネルトランジスタと N チャンネルトランジスタを組み合わせたもの。
- (2) **キャリア制御性** : 半導体にはキャリアの極性によって p 型もしくは n 型半導体に分類される。さらに半導体は用途に応じてキャリア濃度を調整する必要がある。例えば薄膜トランジスタ (TFT) では 10^{15} - 10^{16} cm^{-3} 程度のキャリア濃度が適切。本研究でのキャリア制御性はキャリアの極性ではなく、後者のキャリア濃度のことを意味する。
- (3) **閾値電圧** : TFT がオン/オフするスイッチング時の電圧を意味する。使用用途に応じた特定の電圧範囲の中でオン出来ない場合、常時オフ状態という。同様にオン出来ない場合、常時オフ状態という。

【論文情報】

掲載誌 : *Advanced Science*

論文タイトル : High - Performance P - Channel Tin Halide Perovskite Thin Film Transistor Utilizing a 2D-3D Core-Shell Structure

著者 : J. Kim*, Y. Shiah, K. Sim, S. Iimura, K. Abe, M. Tsuji, M. Sasase, H. Hosono* (安部氏の所属は Silvaco Japan)

DOI : 10.1002/advs.202104993

【問い合わせ先】

東京工業大学 元素戦略研究センター 助教
金正煥 (Junghwan Kim、キム・ジョンファン)
Email: JH.KIM@mces.titech.ac.jp
TEL: 045-924-5197

東京工業大学 元素戦略研究センター 名誉教授
細野秀雄
Email: hosono@mces.titech.ac.jp
TEL: 045-924-5009

【取材申し込み先】

東京工業大学 総務部 広報課
Email: media@jim.titech.ac.jp
TEL: 03-5734-2975 FAX: 03-5734-3661